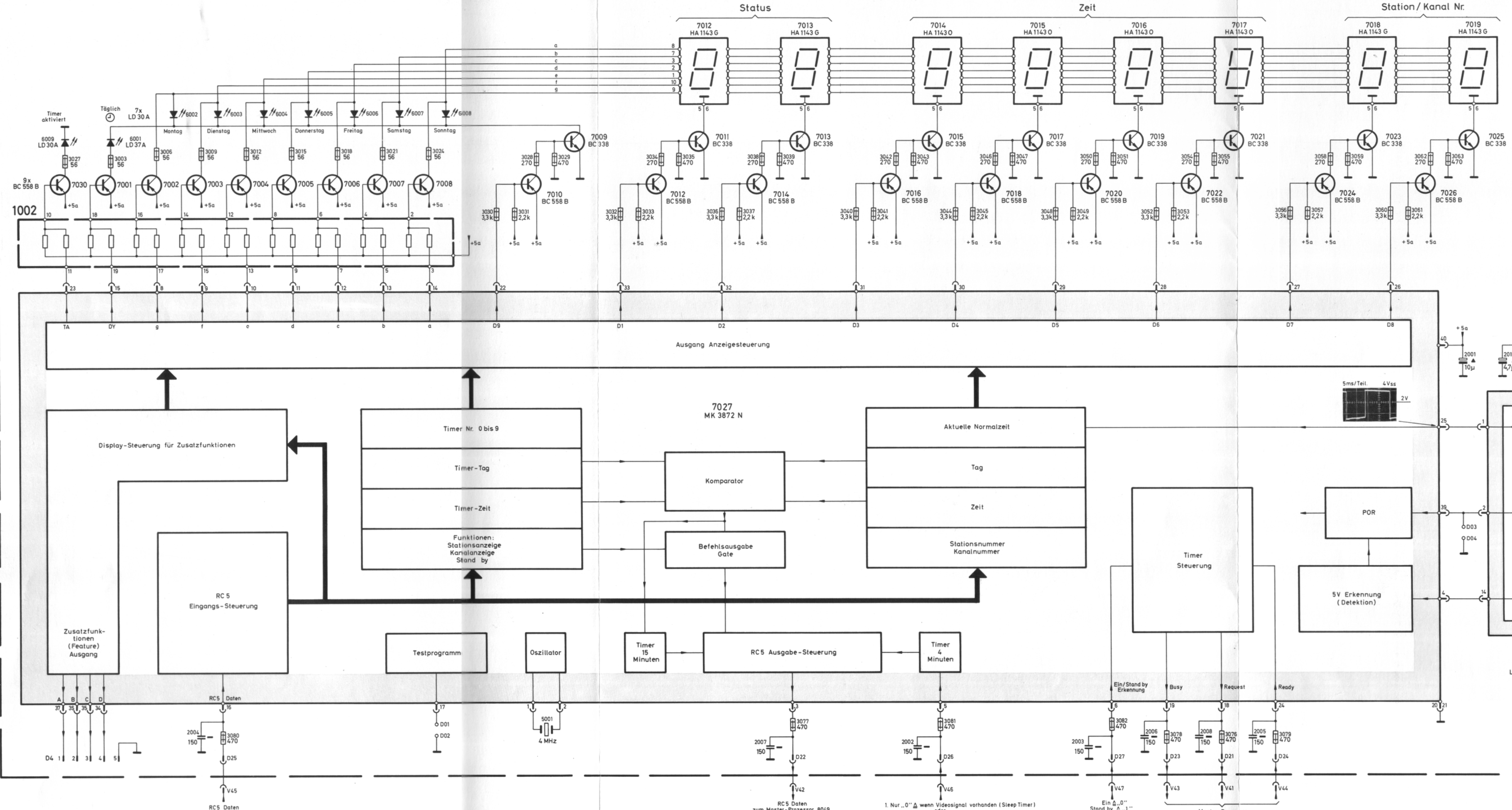


2

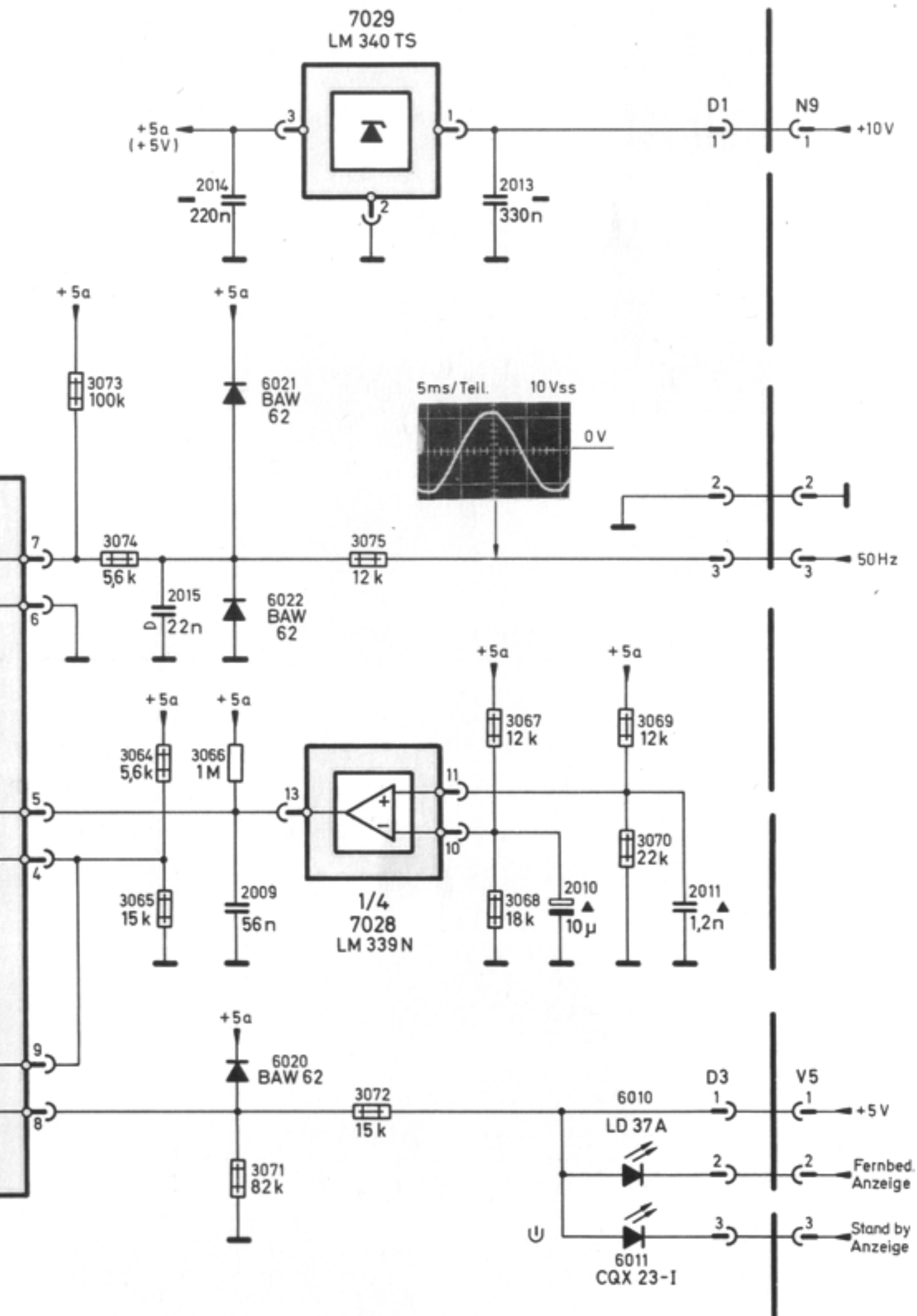
9c

9b

9a



I. RC5-Ausgabe
 Wenn ein positiver Timervergleich stattgefunden hat, gibt der Timerprozessor MK 3872 (Slave) ein oder zwei RC5-Datenworte an den Masterprozessor 8049 ab. Dabei bestimmt der Master den Zeitpunkt der Übertragung.
 Der „Slave“ zeigt seinen Sendestatus dem Masterprozessor durch die Signale „Busy = Low“ und „Request = Low“ an. Erst mit dem „Ready = LO“ Signal des Masters gibt der Timer ein RC5-Wort aus. Muß ein zweites Datenwort gesendet werden, wiederholt sich der beschriebene Ablauf.



RC5 Daten vom Master-Prozessor 8049

RC5 Daten zum Master-Prozessor 8049

1. Nur „0“ wenn Videosignal vorhanden (Sleep Timer) oder Festpegel „0“ (Sleep Timer außer Funktion)
 2. Festpegel „0“ (Sleep Timer außer Funktion)

Ein „0“ Stand by „1“

Master-Prozessor